

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-221945

(43)Date of publication of application : 11.08.2000

(51)Int.Cl.

G09G 3/30

G09G 3/20

H05B 33/14

(21)Application number : 11-027062

(71)Applicant : VICTOR CO OF JAPAN LTD

(22)Date of filing : 04.02.1999

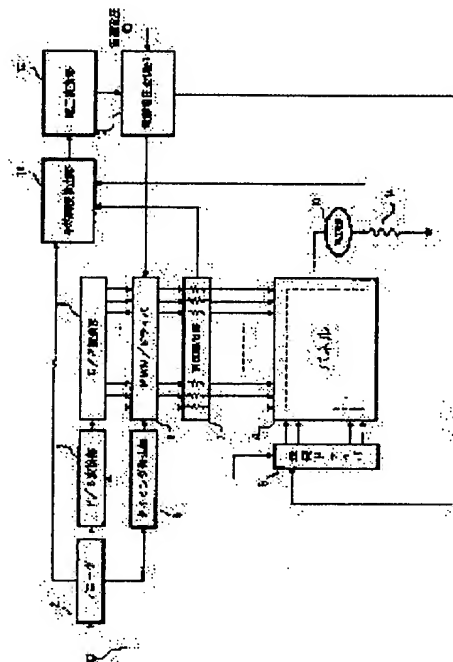
(72)Inventor : YAMAGISHI NOBUYOSHI

(54) MATRIX TYPE DISPLAY DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a matrix type display device capable of increasing the expressible number of gradations without increasing the number of bits of the data, and capable of improving greatly the quality of a display picture image.

SOLUTION: Luminous elements are arranged in a matrix shape on a panel 9. A pulse width modulation/driver 6 modulates a pulse width supplied to the panel 9 corresponding to an inputted image signal and expresses a gradation. An average brightness detection part 11 detects the average brightness of the image signal directly or indirectly. A voltage conversion part 12 converts a detected voltage from the average brightness detection part 11 and inputs it in a power supply voltage modulation part 13. The power supply voltage modulation part 13 modulates a power supply voltage supplied to the pulse width modulation/driver 6 or a scanning driver 8.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号
特開2000-221945
(P2000-221945A)

(43) 公開日 平成12年8月11日 (2000.8.11)

(51) Int.Cl. ⁷	識別記号	F I	テーマコード (参考)
G 0 9 G 3/30		G 0 9 G 3/30	K 3 K 0 0 7
3/20	6 4 1	3/20	6 4 1 P 5 C 0 8 0
H 0 5 B 33/14		H 0 5 B 33/14	A

審査請求 未請求 請求項の数1 O L (全 7 頁)

(21) 出願番号 特願平11-27062

(22) 出願日 平成11年2月4日 (1999.2.4)

(71) 出願人 000004329

日本ビクター株式会社

神奈川県横浜市神奈川区守屋町3丁目12番地

(72) 発明者 山岸 信義

神奈川県横浜市神奈川区守屋町3丁目12番地 日本ビクター株式会社内

Fターム (参考) 3K007 AB02 BA06 DA01 DB03 EB00
GA04

5C080 AA06 AA18 BB05 DD03 EE29

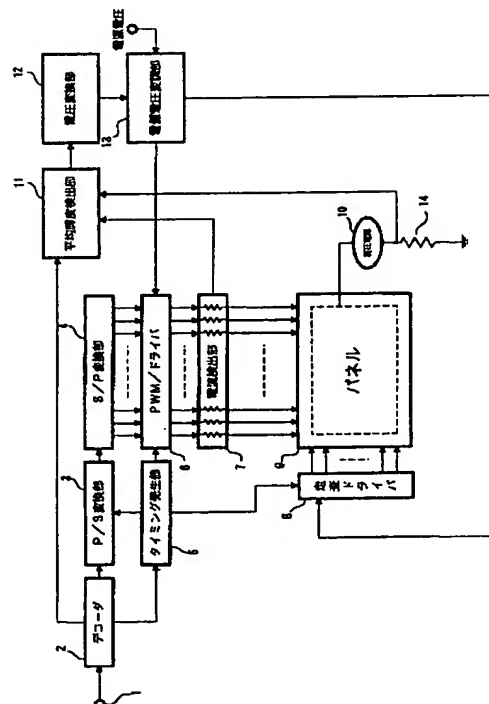
FF12 JJ02 JJ03 JJ04 JJ05

(54) 【発明の名称】 マトリクス型表示装置

(57) 【要約】

【課題】 データのビット数を多くすることなく表現できる階調数を増大することができ、表示画像の品位を飛躍的に向上させることができるマトリクス型表示装置を提供する。

【解決手段】 パネル9には、発光素子がマトリクス状に配置されている。パルス幅変調／ドライバ6は、入力される映像信号に応じてパネル9に供給するパルス幅を変調して階調を表現する。平均輝度検出部11は、映像信号の平均輝度を直接的もしくは間接的に検出する。電圧変換部12は、平均輝度検出部11からの検出電圧を変換し、電源電圧変調部13に入力する。電源電圧変調部13は、パルス幅変調／ドライバ6もしくは走査ドライバ8に供給する電源電圧を変調する。



【特許請求の範囲】

【請求項 1】発光素子がマトリクス状に配置されたパネルと、入力される映像信号に応じて前記パネルに供給するパルス幅を変調して階調を表現するパルス幅変調部とを備えたマトリクス型表示装置において、前記映像信号の平均輝度を直接的もしくは間接的に検出する検出手段と、前記検出手段によって検出した平均輝度によって、前記パネルに印加する電圧を制御する制御手段とを備えて構成したことを特徴とするマトリクス型表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、アクティブマトリクス方式とされた表示ピクセルを有する画像を表示するマトリクス型表示装置に係り、特に、電界放出型カソードを用いたフィールド・エミッション・ディスプレイ（FED）表示装置や、有機エレクトロルミネセンス（有機EL）表示装置に用いて好適なマトリクス型表示装置に関する。

【0002】

【従来の技術】発光素子がマトリクス状に配置され、互いに直交する電極群の交点を画素とし、各画素への印加電圧を調整することにより画像を表示するマトリクス型表示装置には、液晶ディスプレイ装置の他、FED表示装置、プラズマディスプレイ装置、有機EL表示装置等がある。例えば、FED表示装置は、特開平4-289644号公報に記載されているように、各画素に微小な電界放出陰極を多数配置し、そこからの電界放出電子を真空中で加速して蛍光体に照射し、発光させるものである。

【0003】これらのマトリクス型表示装置においては、ある行に適当な電圧を印加して半選択状態とし、その時点で各列に適当な信号電圧を印加することにより、行と列との交点にある各発光素子の発光状態を制御して画像を表示する。この際、列信号への信号電圧の印加の仕方を工夫することにより、各発光素子の輝度、即ち階調を調整する。この階調の調整方法には、発光時間を調整するパルス幅変調や印加電圧振幅を調整する電圧変調等がある。

【0004】例えば、上記の特開平4-289644号公報に記載された階調表示方法で、256階調を得ようとする場合には、発光輝度が2の n 乗（ $n=0\sim7$ ）に比例するように印加電圧を設定し、この印加電圧を組み合わせることで各発光素子に印加することにより、256階調の表示を実現している。

【0005】

【発明が解決しようとする課題】ところで、これらのマトリクス型表示装置における課題の1つとして、表示品位を上げるために良好な階調表現を実現するということがある。入力ビデオ信号に応じて発光輝度を制御し、良

好な階調表現を実現するには、例えば、入力ビデオ信号の値に基づいてパルス幅変調（PWM）した信号をドライブ信号とする方式がある。この場合、入力ビデオ信号の値に応じて各画素の発光時間が制御され、階調が表現される。

【0006】この場合は一般に、入力ビデオ信号をA/D変換し、そのデジタルデータとカウンタのカウント値との一致を検出することでパルス幅を変調することになるが、實際上、配線数やカウンタ用クロックの周波数の制限等から、A/D変換は8ビット程度、つまり256階調程度が限界となってしまう、それ以上の階調を実現することは非常に困難なものとなっていた。即ち、PWM方式では階調表現に実用上の限界があり、飛躍的な表示の高位化は望めないという問題点があった。

【0007】さらに、この変調方法では、各画素毎の電圧-電流特性のばらつきのため、各画素毎に電流がばらついてしまい、画面の輝度むらとして現れてしまう。これを抑えるため、印可電圧を固定し、駆動回路で一定電流を流してパルス幅変調を行う場合もある。しかしながら、この場合でも、電流のばらつきは回避されるが、上記と同様に階調表現に実用上の限界がある。

【0008】また他の方式として、ドライブ電圧、即ちFED表示装置におけるゲート・カソード間電圧や、有機EL表示装置における電極間電圧を変調することによって階調を表現するパルス振幅変調方式も考えられている。しかしながら、FED表示装置や有機EL表示装置におけるアノード電流特性上のアノード電流立上がり点電圧のばらつき（各画素毎のばらつき）や駆動回路の温度特性、電力損失の点等から、階調を精密に制御することができず、良好な表示品位が得られないという問題点があった。

【0009】また、マトリクス型表示装置でテレビジョン等の画像を表示する際、通常256階調以下の階調表示を行っている。多くの場合、256階調で十分であると考えられているが、例えば、画面全体はそれほど明るくないが、一部にピーク輝度がある場面等では、画面中のごく1部の領域で256階調の最高輝度よりも、少なくとも2倍、好ましくは5倍以上の輝度がないと迫力のある映像にならないことが知られている。実際、陰極線管（CRT）を用いた直視型テレビジョン受像機あるいは投射型テレビジョン受像機では、画面の1部分の瞬発的な輝度（ピーク輝度）を、平均輝度の10倍程度以上得られるようにして、迫力ある映像を実現している。これは、CRTでは、信号電圧に対して輝度が指数関数以上に急峻に変化するためである。

【0010】これに対して、例えば、代表的なマトリクス型表示装置である液晶ディスプレイ装置では、信号電圧に対して輝度（液晶ディスプレイ装置の場合は透過率）がほぼ1次関数的に変化するので、CRTのように大きな輝度のダイナミックレンジを得ることができず、

高々400階調しか得られない。

【0011】通常のFED表示装置では、発光輝度が信号電圧に対してほぼ指数関数的に変化するので、大きな輝度のダイナミックレンジを得ることが可能である。これは、FED表示装置に用いられる電子放出素子は、印加電圧に対する放出電流量の変化が、ファウラー・ノルトハイムの式という、指数関数に近い変化をする式に従うからである。蛍光面の発光輝度は、放出電流量にほぼ比例するので、輝度も指数関数に近い形で変化することとなる。

【0012】従来の階調表示方法で256階調よりも大きなダイナミックレンジを得るには、輝度が2の m 乗($m=0\sim9$)に比例するように10種の信号電圧を設定し、それらの組み合わせで1024階調とすればよい。しかし、この方法では、各発光素子毎の信号情報として10ビット必要になり、制御回路が複雑になるばかりでなく、高速な回路が必要になるのでコストアップにつながり、現実的ではない。また、たとえ10ビットにしても、1対1024の輝度比、即ち、3桁のダイナミックレンジしか得られない。

【0013】本発明はこのような問題点に鑑みなされたものであり、データのビット数を多くすることなく表現できる階調数を増大することができ、表示画像の品位を飛躍的に向上させることができるマトリクス型表示装置を提供することを目的とする。

【0014】

【課題を解決するための手段】本発明は、上述した従来の技術の課題を解決するため、発光素子がマトリクス状に配置されたパネル(9)と、入力される映像信号に応じて前記パネルに供給するパルス幅を変調して階調を表現するパルス幅変調部(6)とを備えたマトリクス型表示装置において、前記映像信号の平均輝度を直接的もしくは間接的に検出する検出手段(11)と、前記検出手段によって検出した平均輝度によって、前記パネルに印加する電圧を制御する制御手段(12、13)とを備えて構成したことを特徴とするマトリクス型表示装置を提供するものである。

【0015】

【発明の実施の形態】以下、本発明のマトリクス型表示装置について、添付図面を参照して説明する。図1は本発明のマトリクス型表示装置の第1実施例を示すブロック図、図2は図1中の電源電圧変調部13の具体的構成の一例を示す回路図、図3は本発明のマトリクス型表示装置の第2実施例を示すブロック図、図4は電界放出素子の素子電圧と素子電流との関係を示す特性図、図5は電界放出素子のパルス幅と輝度レベルとの関係を示す特性図、図6は図1、図3中の電圧変換部12の動作の一例を説明するための特性図、図7は本発明による効果を説明するための特性図、図8は本発明による効果を説明するための波形図、図9は図1、図3中の電圧変換部1

2の動作の他の例を説明するための特性図である。

【0016】<第1実施例>まず、第1実施例の基本的動作について説明する。図1において、入力端子1より入力されたコンポジット映像信号は、デコーダ2に入力され、3原色の輝度信号(R、G、B信号)及び水平、垂直同期信号に分離される。R、G、B信号は、パラレル・シリアル(P/S)変換部3に入力され、水平、垂直同期信号はタイミング発生部5に入力される。P/S変換部3は、入力されたパラレル信号を、パネル9の各蛍光体の並びに対応した順番に並んだシリアル信号に変換して出力する。このシリアル信号は、シリアル・パラレル(S/P)変換部4に入力され、パネル9の1行毎に対応したパラレル信号に変換され出力される。

【0017】一方、タイミング発生部5は、水平、垂直同期信号に同期した各種のタイミング信号を発生し、P/S変換部3、パルス幅変調器(PWM)/ドライバ6、走査ドライバ8に入力する。PWM/ドライバ6には、S/P変換部4よりパラレル信号に変換された映像信号が入力される。PWM/ドライバ6は、入力された各映像信号の輝度に応じたパルス幅を有するドライブパルスを生じ、電流検出部7を介してパネル9の列電極に供給する。なお、電流検出部7は、通常の駆動時は特別な機能を果たさない。

【0018】走査ドライバ8は、走査パルスのパネル9の行電極に供給し、パネル9における選択する行を順次走査する。パネル9にドライブパルスが供給されると、走査ドライバ8が選択した行に接続された画素のみが、ドライブパルスの各パルス幅に応じた期間だけ電子を放出し、蛍光体が発光する。これによって、パネル9上に2次元画像が形成される。なお、以上の説明はPWMの場合であり、電圧変調の場合には、ドライバ6は映像信号の強度に応じた電圧の所定幅のドライブパルスを生じ生成する。

【0019】次に、映像信号(画面)の平均輝度に応じてピーク輝度を制御する構成について説明する。パネル9に表示される映像の平均輝度を検出する方法としては、入力された映像信号の平均輝度レベルを検出する第1の方法、パネル9の各画素に流れる素子電流の平均レベルを検出する第2の方法、パネル9に印加する高圧電流を検出する第3の方法等がある。平均輝度の検出方法は、直接的もしくは間接的に検出する任意の方法でよい。また、平均輝度は1画面(1フィールド)の平均輝度に限定されることなく、所定期間(少なくとも1フィールド)の平均輝度であればよい。

【0020】第1の方法では、デコーダ2より出力されたR、G、B信号を平均輝度検出部11に入力する。平均輝度検出部11は、入力されたR、G、B信号に例えばローパスフィルタによってフィルタをかけ、1画面の画素の積算値を求めることによって、平均輝度を検出する。第2の方法では、電流検出部7を構成する抵抗7R

によって各素子に流れる素子電流を検出し、この検出力を平均輝度検出部11に入力する。平均輝度検出部11は、同様に、電流検出部7からの検出力にフィルタをかけ、1画面の画素の積算値を求めることによって、平均輝度を検出する。第3の方法では、高圧電源10よりパネル9に印加する高圧電流を検出抵抗14によって検出し、この検出力を平均輝度検出部11に入力する。平均輝度検出部11の動作は同様である。なお、図1では、第1～第3の方法を全て行うよう図示しているが、いずれか1つの検出方法により行えばよい。

【0021】このようにして、平均輝度検出部11によって画面の平均輝度が検出されると、平均輝度検出部11は検出電圧を電圧変換部12に入力する。電圧変換部12は入力された検出電圧を制御電圧に変換し、電源電圧変調部13に入力する。電圧変換部12における電圧変換は、上述した第1～第3の方法のいずれを用いたかによって若干異なるが、検出電圧を増幅したり、反転したり、また、後述するように、映像の条件に合わせて曲線状に変換したり、折れ線に変換したりする。

【0022】電源電圧変調部13には、PWM／ドライバ6や走査ドライバ8に供給するための電源電圧が入力されている。電源電圧変調部13は、電圧変換部12より入力された制御電圧に応じて電源電圧を変調し、PWM／ドライバ6や走査ドライバ8に供給する。なお、ここでは便宜上、電源電圧変調部13によって変調した電源電圧をPWM／ドライバ6及び走査ドライバ8に入力しているが、電源電圧を変調するのはPWM／ドライバ6と走査ドライバ8のいずれか一方でよい。電源電圧変調部13としては、図2に示すようなシリーズレギュレータによって構成してもよいし、スイッチングレギュレータ等の電圧を可変できるものであれば、どのような構成であってもよい。なお、図2中、Cはコンデンサ、Qはトランジスタ、Rは抵抗、OPはオペアンプである。

【0023】＜第2実施例＞第2実施例は、映像信号（画面）の平均輝度に応じてピーク輝度を制御する他の構成例である。図3において、図1と同一部分には同一符号を付し、その説明を省略する。なお、図3においては、パネル9に表示される映像の平均輝度を検出する方法として、電流検出部7を用いて、パネル9の各画素に流れる素子電流の平均レベルを検出する第2の方法を用いた構成について示しているが、第1の方法や第3の方法であってもよい。

【0024】図3に示すように、パネル9の列電極のそれぞれには、図示の向きにダイオードが接続されている。ダイオード群はパネル電圧制限部15を構成している。電圧変換部12より出力された制御電圧は、電圧制限部15におけるダイオードのカソードに印加される。これにより、パネル9の列電極にかかる電圧は、制御電圧とダイオードによる電圧分（0.7V）との合計値に制限される。即ち、電圧変換部12からの制御電圧によ

って、パネル9の列電極にかかる電圧を制御することができる。

【0025】以上のような第1、第2実施例の構成で、PWM／ドライバ6や走査ドライバ8に供給する電源電圧を変調したり、パネル9の列電極にかかる電圧を制御したときの動作について説明する。FED表示装置等に用いられる電子放出素子は、前述のように、印加電圧に対する放出電流量が、ファウラー・ノルトハイムの式という、指数関数に近い特性で変化する。パネル9の印加電圧（素子電圧）と放出電流（素子電流）との関係を図4に示す。パネル9の蛍光面の発光輝度は、放出電流量にほぼ比例するので、輝度も指数関数に近い形で変化する。

【0026】この図4の特性により、映像信号の輝度レベルに応じて電圧変調すれば階調を表現することができるが、映像信号の輝度レベルに対してリニアとすることは難しい。そこで、パネル9の素子に印加する素子電圧を一定とし、パルス幅を変えることによって階調を表現するPWM方式とすると、図5に示すように、映像信号の輝度レベルに応じたパルス幅に対してリニアな輝度レベルの特性を得ることができる。しかし、このままでは、発明が解決しようとする課題にて説明したように、表現できる階調には限界がある。そこで、本発明では、PWM方式と電圧変調方式を組み合わせることによって、実質的に表現できる階調を広げるようにする。

【0027】図1、図3中の電圧変換部12は、一例として、図6に示すように、平均輝度検出部11によって検出された平均輝度の検出電圧を反転させ、検出電圧とは逆特性の制御電圧を生成する。この制御電圧によって、PWM／ドライバ6や走査ドライバ8に供給する電源電圧を変調したり、パネル9の列電極にかかる電圧を制御する。これにより、図7に示すように、画面の平均輝度が低いときには、素子電圧（Vf）－素子電流（If）特性上のA点に位置し、平均輝度が高くなるに従ってB点の方向へと変化していく。

【0028】すると、平均輝度は低いが、一部にピーク輝度がある場合には、素子への印加電圧が大きくなるので、図8（A）に示すように、左側に図示しているような映像信号がパネル9に表示される際には、右側に示すようにピーク輝度が数倍に伸長される。その結果、ピーク輝度が高くなり、階調が実質的に増大する。一方、平均輝度が高い場合には、素子への印加電圧が小さくなるので、図8（B）に示すように、左側に図示しているような映像信号がパネル9に表示される際、右側に示すようにピーク輝度は伸長されない。この場合には、消費電力を減らすことができる。なお、パルス幅は変えていないので、電圧が下がっても階調数は減らない。

【0029】図6の例では、検出電圧に対して制御電圧を比例関係としたが、特に比例関係である必要はなく、映像信号によって変えてもよい。図9（A）に示すよう

に、制御電圧を実線や破線のように、任意の曲線としてもよいし、図9(B)に示すように、制御電圧を実線で示すように所定の点以上で制限したり、破線で示すように傾きを変えてもよい。制御電圧の特性は、映像信号の条件により適宜に設定すればよい。

【0030】本発明は以上説明した本実施例に限定されることなく、本発明の要旨を逸脱しない範囲において種々変更可能である。本発明は、FED表示装置に限定されることなく、EL表示装置等の他のマトリクス型表示装置であってもよい。

【0031】

【発明の効果】以上詳細に説明したように、本発明のマトリクス型表示装置は、映像信号の平均輝度を直接的もしくは間接的に検出する検出手段と、この検出手段によって検出した平均輝度によって、パネルに印加する電圧を制御する制御手段とを備えて構成したので、データのビット数を多くすることなく表現できる階調数を増大することができ、表示画像の品位を飛躍的に向上させることができる。

【図面の簡単な説明】

【図1】本発明の第1実施例を示すブロック図である。

【図2】図1中の電源電圧変調部13の具体的構成の一例を示す回路図である。

【図3】本発明の第2実施例を示すブロック図である。

【図4】電界放出素子の素子電圧と素子電流との関係を示す特性図である。

【図5】電界放出素子のパルス幅と輝度レベルとの関係を示す特性図である。

【図6】図1、図3中の電圧変換部12の動作の一例を説明するための特性図である。

【図7】本発明による効果を説明するための特性図である。

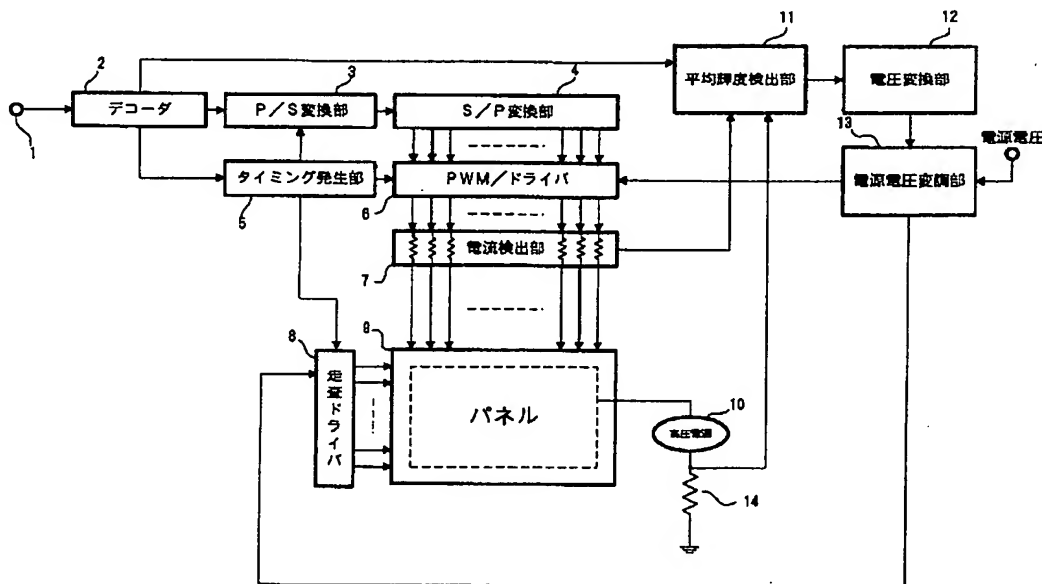
【図8】本発明による効果を説明するための波形図である。

【図9】図1、図3中の電圧変換部12の動作の他の例を説明するための特性図である。

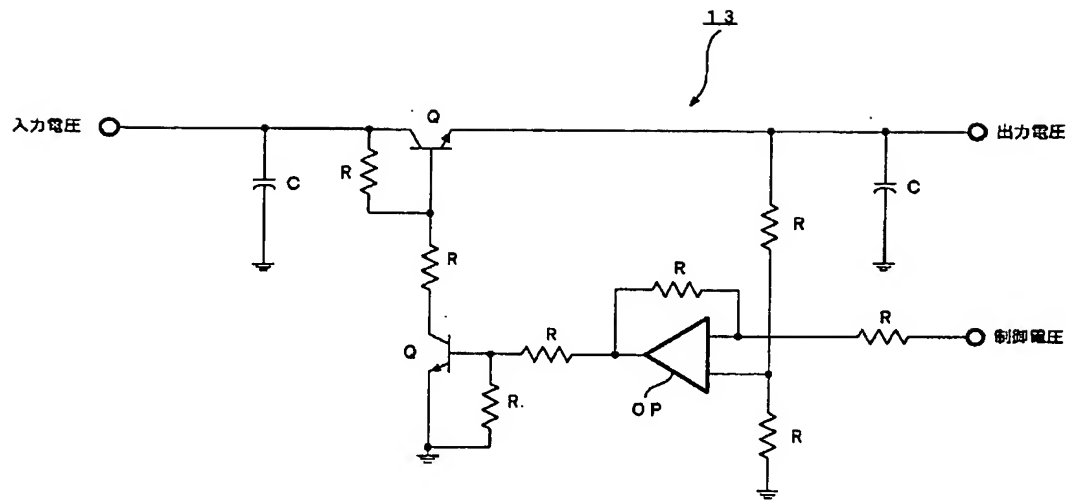
【符号の説明】

- 1 入力端子
- 2 デコーダ
- 3 パラレル・シリアル変換部
- 4 シリアル・パラレル変換部
- 5 タイミング発生部
- 6 パルス幅変調／ドライバ（パルス幅変調部）
- 7 電流検出部
- 8 走査ドライバ
- 9 パネル
- 11 平均輝度検出部（検出手段）
- 12 電圧変換部（制御手段）
- 13 電源電圧変調部（制御手段）
- 14 検出抵抗
- 15 パネル電圧制限部

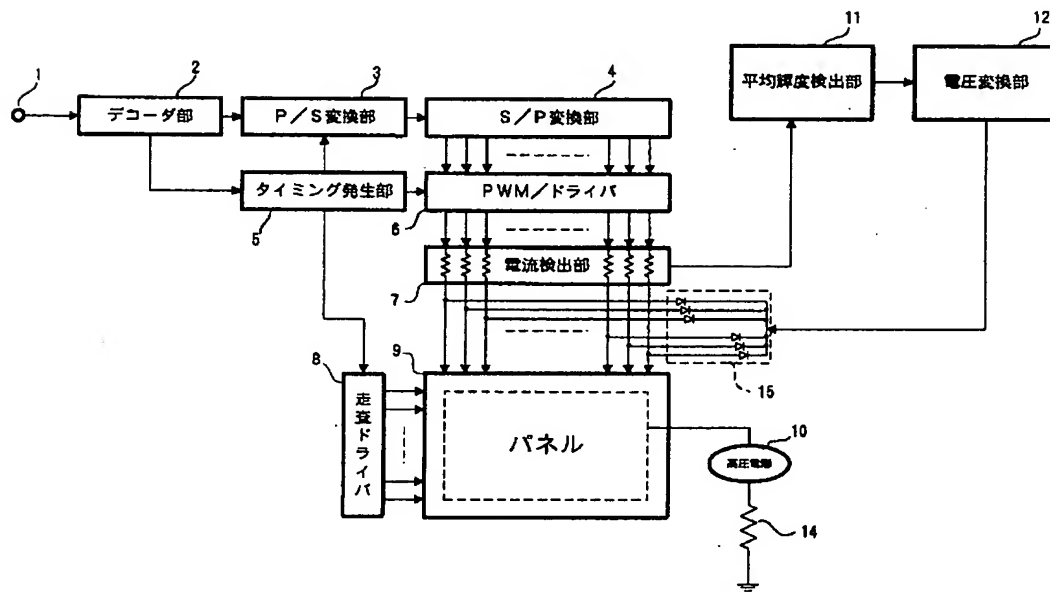
【図1】



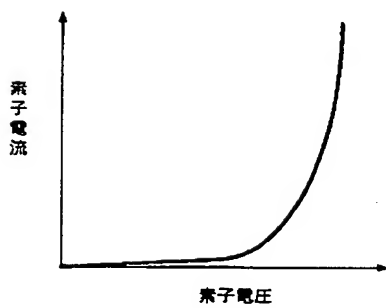
【図2】



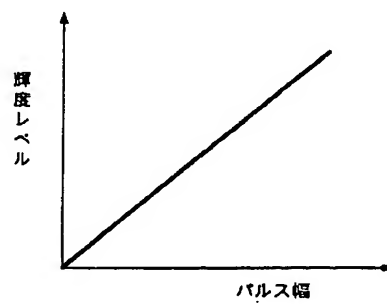
【図3】



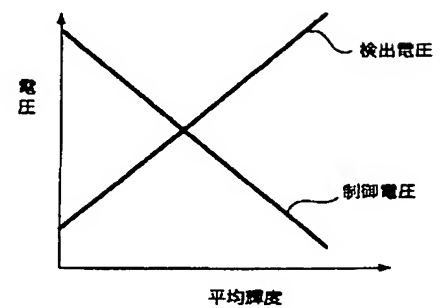
【図4】



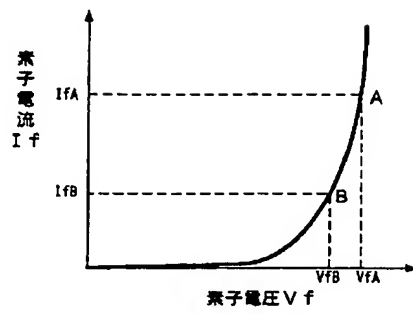
【図5】



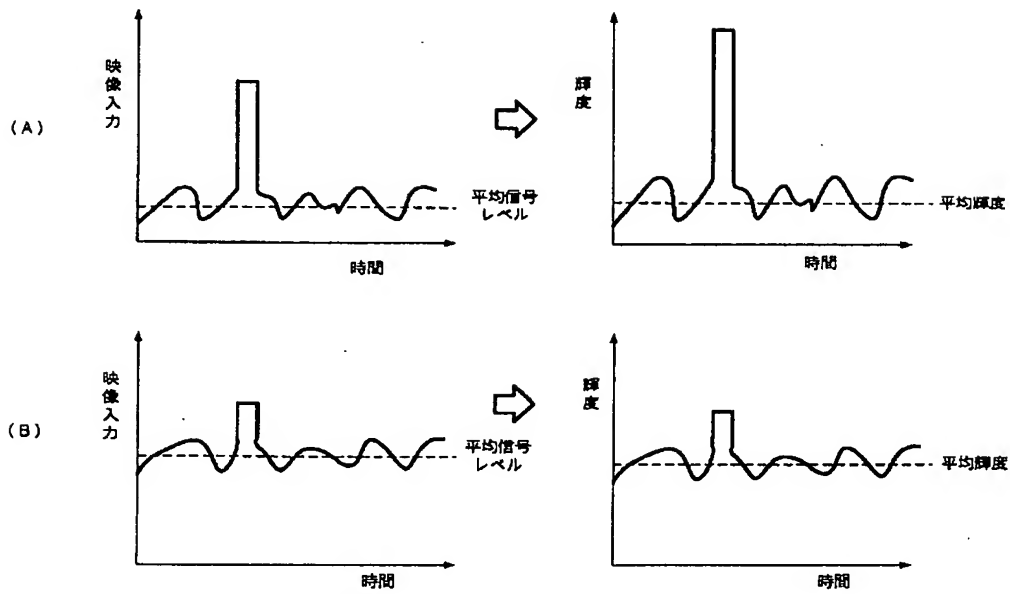
【図6】



【図7】



【図8】



【図9】

